

■ 第二讲 计算机性能

翟象平

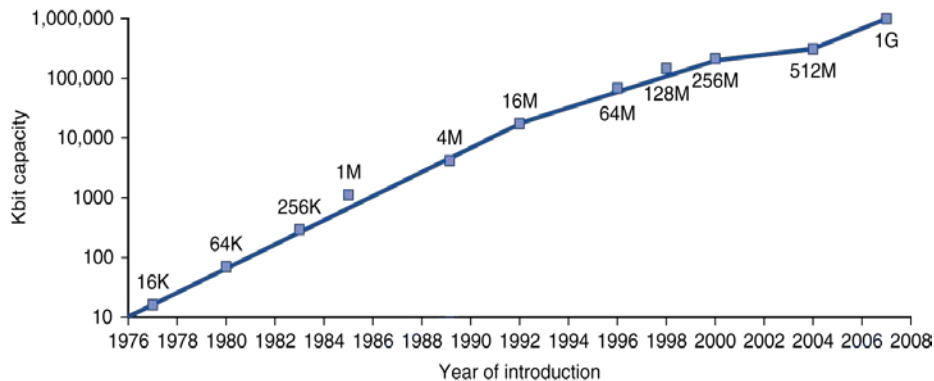
电邮: blueicezhaixp@nuaa.edu.cn

个人主页: <http://cyber.nuaa.edu.cn>



技术发展

- 电子技术逐步发展
 - 提高容量和性能
 - 降低价格



内存容量

年代	技术	相对性价比
1951	电子管	1
1965	晶体管	35
1975	集成电路	900
1995	大规模集成电路	2,400,000
2005	超大规模集成电路	6,200,000,000

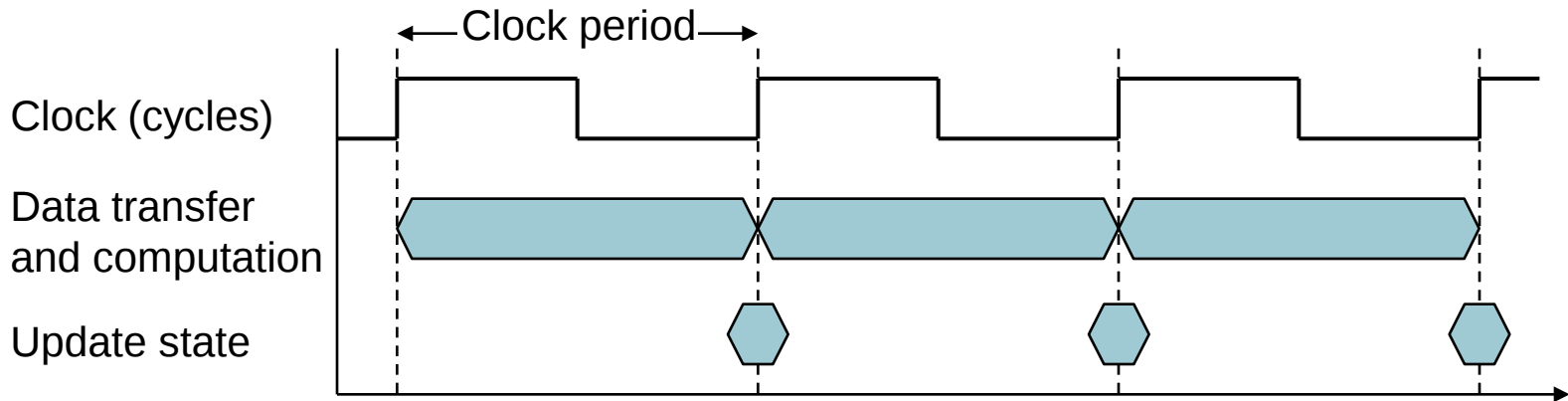


响应时间和吞吐率

- 响应时间
 - 执行任务的时间: **CPU时间**+其他 (I/O, OS, 空闲等)
- 吞吐率
 - 每单位时间能完成多少工作
 - 例如, 任务/小时
- 响应时间和吞吐率的影响因素
 - 更快的处理器
 - 更多的处理器

CPU时钟

- 数字硬件产生的一个固定频率的时钟信号



- 时钟周期: $250\text{ps} = 0.25\text{ns} = 250 \times 10^{-12}\text{s}$
- 时钟频率: cycles per second
 - e.g., $4.0\text{GHz} = 4000\text{MHz} = 4.0 \times 10^9\text{Hz}$



CPU时间

$$\begin{aligned}\text{CPU 时间} &= \text{CPU Clock Cycles} \times \text{Clock Cycle Time} \\ &= \frac{\text{CPU Clock Cycles}}{\text{Clock Rate}}\end{aligned}$$

- 性能的影响因素
 - 减少时钟周期数
 - 提高时钟频率
 - 设计者要在以上两者间做出权衡



CPU时间实例

- 计算机A: 2GHz 时钟, 10s CPU 时间
- 设计计算机 B
 - 达到 6s CPU 时间
 - 如果提高时钟频率, 会导致增加至 $1.2 \times$ 时钟周期数
- 计算机B的时钟至少要提高至多快呢?

$$\text{Clock Rate}_B = \frac{\text{Clock Cycles}_B}{\text{CPU Time}_B} = \frac{1.2 \times \text{Clock Cycles}_A}{6s}$$

$$\text{Clock Cycles}_A = \text{CPU Time}_A \times \text{Clock Rate}_A = 10s \times 2\text{GHz} = 20 \times 10^9$$

$$\text{Clock Rate}_B = \frac{1.2 \times 20 \times 10^9}{6s} = \frac{24 \times 10^9}{6s} = 4\text{GHz}$$



指令条数 与 CPI

$\text{Clock Cycles} = \text{Instruction Count} \times \text{Cycles per Instruction}$

$\text{CPU Time} = \text{Instruction Count} \times \text{CPI} \times \text{Clock Cycle Time}$

$$= \frac{\text{Instruction Count} \times \text{CPI}}{\text{Clock Rate}}$$

- 程序的指令条数
 - 程序本身、指令集体系结构（MIPS等）、编译器
- 平均 CPI （cycles per instruction）
 - CPU硬件、各种指令的占比



CPI举例

- 计算机 A: Cycle Time = 250ps, CPI = 2.0
- 计算机 B: Cycle Time = 500ps, CPI = 1.2
- 相同的 ISA 前提下, 谁更快? 快多少?

$$\begin{aligned}\text{CPU Time}_A &= \text{Instruction Count} \times \text{CPI}_A \times \text{Cycle Time}_A \\ &= 1 \times 2.0 \times 250\text{ps} = 1 \times 500\text{ps}\end{aligned}$$

A 更快

$$\begin{aligned}\text{CPU Time}_B &= \text{Instruction Count} \times \text{CPI}_B \times \text{Cycle Time}_B \\ &= 1 \times 1.2 \times 500\text{ps} = 1 \times 600\text{ps}\end{aligned}$$

$$\frac{\text{CPU Time}_B}{\text{CPU Time}_A} = \frac{1 \times 600\text{ps}}{1 \times 500\text{ps}} = 1.2$$

...快的定量化



CPI详细

- 假设不同的指令类型需要不同的周期数

$$\text{Clock Cycles} = \sum_{i=1}^n (\text{CPI}_i \times \text{Instruction Count}_i)$$

- 带权平均 CPI

$$\text{CPI} = \frac{\text{Clock Cycles}}{\text{Instruction Count}} = \sum_{i=1}^n \left(\text{CPI}_i \times \frac{\text{Instruction Count}_i}{\text{Instruction Count}} \right)$$

Relative frequency

CPI举例



- 指令类型A、B、C在不同编译器下的代码序列

指令类型	A	B	C
CPI for class	1	2	3
序列1中的指令条数	2	1	2
序列2中的指令条数	4	1	1

- 序列1: 指令条数 = 5

- 周期数

$$= 2 \times 1 + 1 \times 2 + 2 \times 3$$
$$= 10$$

- 平均 CPI = $10/5 = 2.0$

- 序列 2: 指令条数 = 6

- 周期数

$$= 4 \times 1 + 1 \times 2 + 1 \times 3$$
$$= 9$$

- 平均 CPI = $9/6 = 1.5$



MIPS 每秒百万条指令

- 优化load/store型计算机的编译器，令其减少50%的ALU指令，不涉及到任何硬件措施。CPI是多少？
- 采用20ns的时钟周期，即50MHz时钟频率。优化前后的MIPS数是多少？

<u>Op</u>	<u>Freq</u>	<u>Cycle</u>		<u>New Freq</u>
ALU	43%	1	$21.5 / (21.5+21+12+24)=27\%$	27%
Load	21%	2	$21 / (21.5+21+12+24)=27\%$	27%
Store	12%	2	$12 / (21.5+21+12+24)=15\%$	15%
Branch	24%	2	$24 / (21.5+21+12+24)=31\%$	31%
CPI	1.57		$50M/1.57=31.8MIPS$	1.73
MIPS	31.8		$50M/1.73=28.9MIPS$	28.9



Q & A

THANKS